

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-136149
(43)Date of publication of application : 18.05.2001

(51)Int.Cl. H04J 11/00
H04L 7/00
H04L 12/28

(21)Application number : 2000-217345
(22)Date of filing : 18.07.2000

(71)Applicant : NIPPON TELEGR & TELEPH CORP <NTT>
(72)Inventor : MIZOGUCHI MASATO
KIZAWA TAKESHI
KUMAGAI TOMOAKI
MORIKURA MASAHIRO

(30)Priority

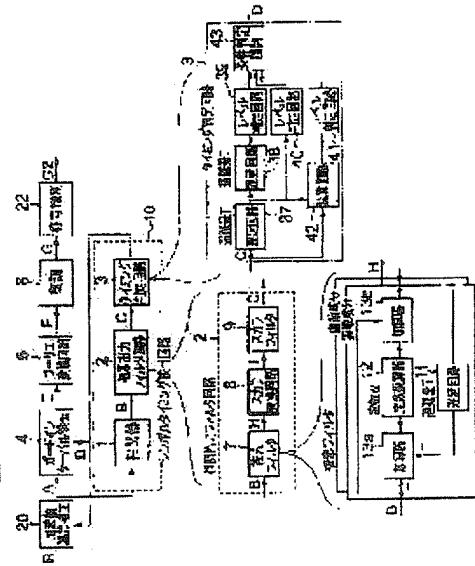
Priority number : 11204650	Priority date : 19.07.1999	Priority country : JP
11204657	19.07.1999	JP
11238647	25.08.1999	JP

(54) OFDM RECEIVER FOR WIRELESS PACKET COMMUNICATION

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an OFDM receiver that can accurately detect reception timing in OFDM communication even when large waveform distortion exists or there is an error in carrier frequencies between a transmitter and the receiver.

SOLUTION: A correlation unit 1 detects the arrival of a short preamble of a synchronization preamble. A complex filter 7 receives an output of the correlation unit 1 to separate the short preamble. Furthermore, a scalar filter 9 integrates the short preamble to detect a symbol timing. The discrimination of a level for the detection depends on the condition that the output of the correlation unit 1 exceeds a threshold value for a plurality of number of times for a period T of the short preamble and the level after the time T elapses after the final detection of the short preamble is reduced at a prescribed rate. The receiver corrects the carrier frequency by each short preamble while receiving the short preamble, and finally based on the short preamble received after the end of reception of the short preamble.



(18)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-136149

(P2001-136149A)

(43)公開日 平成13年5月18日 (2001.5.18)

(51)Int.Cl.¹H 04 J 11/00
H 04 L 7/00
12/28

識別記号

F I

H 04 J 11/00
H 04 L 7/00
11/00デコード(参考)
Z 5 K 0 2 2
F 5 K 0 3 3
3 1 0 B 5 K 0 4 7

審査請求 有 請求項の数11 OL (全 12 頁)

(21)出願番号

特願2000-217345(P2000-217345)

(22)出願日

平成12年7月18日 (2000.7.18)

(31)優先権主張番号

特願平11-204650

(32)優先日

平成11年7月19日 (1999.7.19)

(33)優先権主張国

日本 (JP)

(31)優先権主張番号

特願平11-204657

(32)優先日

平成11年7月19日 (1999.7.19)

(33)優先権主張国

日本 (JP)

(31)優先権主張番号

特願平11-238647

(32)優先日

平成11年8月25日 (1999.8.25)

(33)優先権主張国

日本 (JP)

(71)出願人

000004226
日本電信電話株式会社
東京都千代田区大手町二丁目3番1号

(72)発明者

溝口 風人
東京都千代田区内幸町一丁目1番6号日本
電信電話株式会社内

(72)発明者

鬼沢 武
東京都千代田区内幸町一丁目1番6号日本
電信電話株式会社内

(74)代理人

100074930
弁理士 山本 恵一

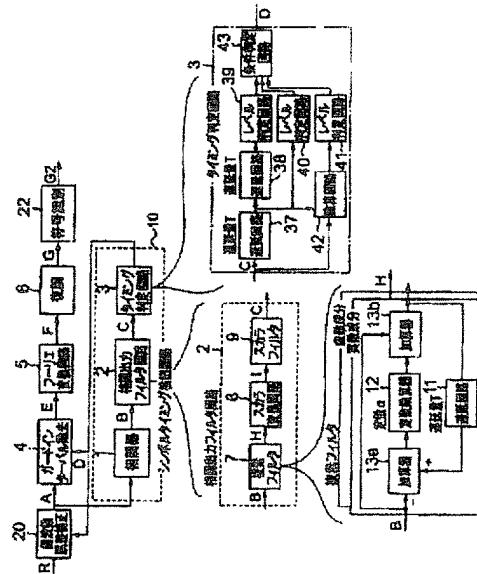
最終頁に続く

(54)【発明の名称】無線パケット通信用OFDM受信基盤

(57)【要約】(修正有)

【課題】波形歪が大きい場合や送受信機間のキャリア周波数に誤差がある場合でも、OFDM通信における受信タイミングを正確に検出する。

【解決手段】同期用ブリアンブルのショートブリアンブルの到来を相関器1により検出する。相関器1の出力を複素フィルタ7に入力しショートブリアンブルを分離する。さらにスカラフィルタ9を用いてショートブリアンブル信号を積分した結果でシンボルタイミングの検出を行う。検出のためのレベル判定は相関器1の出力がショートブリアンブルの周期Tで複数回しきい値を越え、かつ最後のショートブリアンブルの検出から時刻T後のレベルが所定割合低下していることを条件とする。受信機のキャリア周波数の補正是、ショートブリアンブルの受信中は各ショートブリアンブル毎に行い、ショートブリアンブルの受信終了後は最後に受信したショートブリアンブルに基づいて行う。



【特許請求の範囲】

【請求項1】 既知パターン波形によるショートプリアンブル信号の複数回の繰り返し信号である同期用プリアンブル信号と、それに統いて、マルチキャリア変調したデータ信号にガードインターバルを附加した少なくともひとつのOFDM信号を有する無線パケット信号を受信し、前記同期用プリアンブル信号を用いて送受信機間のキャリア周波数誤差を補正する周波数誤差補正手段と、前記同期用プリアンブル信号から基準タイミングを検出するタイミング検出手段と、検出された基準タイミングを用いてOFDM信号からガードインターバルを除去するガードインターバル除去手段と、OFDM信号からガードインターバルを除去したデータ信号をフーリエ変換してサブキャリアの受信ベクトルを提供するフーリエ変換手段と、該フーリエ変換により得られるサブキャリアの受信ベクトルを復調するサブキャリア復調手段と、復調されたサブキャリアにより伝送された符号を識別する符号識別手段とを有する無線パケット通信用OFDM受信装置において、前記タイミング検出手段は、前記ショートプリアンブル信号と既知パターンとの相関値をベクトル信号の形で出力する相関器と、該相関器の出力をフィルタ処理してノイズを除去すると共にスカラ信号に変換して出力する相関出力フィルタ手段と、前記ショートプリアンブル信号に対応する相関出力フィルタ手段の出力レベルを所定のレベルと比較して同期用プリアンブル信号の終了時を示す基準タイミングを決定するタイミング判定手段とを有することを特徴とする無線パケット通信用OFDM受信装置。

【請求項2】 前記相関出力フィルタ手段はインパルスレスポンス特性がショートプリアンブル波形の繰り返し周期毎に存在する複素フィルタと、その複素数出力をスカラ信号に変換するスカラ変換手段と、変換されたスカラ信号を所定時間積分するスカラフィルタとを含むことを特徴とする請求項1記載の無線パケット通信用OFDM受信装置。

【請求項3】 前記相関出力フィルタ手段は、インパルスレスポンス特性がショートプリアンブル波形の繰り返し周期毎に存在する複素フィルタと、その複素数出力をスカラ信号に変換するスカラ変換手段とを含むことを特徴とする請求項1記載の無線パケット通信用OFDM受信装置。

【請求項4】 前記相関出力フィルタ手段は、前記相関器出力信号をスカラ信号に変換するスカラ変換手段と、変換されたスカラ信号を所定時間積分するスカラフィルタとを含むことを特徴とする請求項1記載の無線パケット通信用OFDM受信装置。

【請求項5】 前記タイミング判定手段は、前記相関器の出力信号がショートプリアンブルの繰り返し周期毎に複数回しきい値を越えることを検出する第一の手段と、該検出の後、前記繰り返し周期経過後に前記相関器の出力信号が繰り返し周期1周期前の値と比べ一定割合以上低下したことを検出する第二の手段とを有することを特徴とする請求項1記載の無線パケット通信用OFDM受信装置。

【請求項6】 前記タイミング判定手段は、前記相関器の出力信号がショートプリアンブルの繰り返し周期毎に複数回第一のしきい値を越えることを検出する手段と、該検出の後、前記繰り返し周期経過後に前記相関器の出力信号が第二のしきい値以下となることを検出する手段を含むことを特徴とする請求項1記載の無線パケット通信用OFDM受信装置。

【請求項7】 前記タイミング判定手段は、前記相関器の出力信号が第一のショートプリアンブル信号の繰り返し周期毎に複数回第一のしきい値を越えることを検出する第一の検出手段と、該検出の後、さらに第一のショートプリアンブル信号の繰り返し周期経過後に前記相関器の出力信号が繰り返し周期1周期前の値と比べ一定割合以上低下することを検出する第二の検出手段と、第二のプリアンブル信号を検出する第二の相関器の出力信号が第二のしきい値を越えることを検出する第三の検出手段と、前記第二の検出手段と前記第三の検出手段が同時に検出したことを判定する手段とを有する、請求項1記載の無線パケット通信用OFDM受信装置。

【請求項8】 前記タイミング判定手段は、前記相関器の出力信号が第一のショートプリアンブル信号の繰り返し周期毎に複数回第一のしきい値を越えることを検出する第一の検出手段と、該検出の後、さらに第一のショートプリアンブル信号の繰り返し周期経過後に前記相関器の出力信号が第二のしきい値以下となることを検出する第二の検出手段と、第二のプリアンブル信号を検出する第二の相関器の出力信号が第三のしきい値を越えることを検出する第三の検出手段と、前記第二の検出手段と前記第三の検出手段が同時に検出したことを判定する手段とを有する、請求項1記載の無線パケット通信用OFDM受信装置。

【請求項9】 前記周波数誤差補正手段は、ショートプリアンブル信号の受信毎に、ショートプリアンブル信号の繰り返し周期間の送受信機の間のキャリア周波数誤差補正を行う手段と、あらかじめ定められるショートプリアンブル信号に対応するキャリア周波数誤差を保持する保持手段と、同期用プリアンブル信号の終了後OFDM信号を受信するときには前記保持手段の内容に従って周波数誤差補正を行う手段を有し、該周波数補正手段により周波数補正された信号が前記タイミング検出手段に印加されることを特徴とする、請求項1記載の無線通信用OFDM受信装置。

【請求項10】 前記周波数誤差補正手段は、受信信号を一定時間遅延する遅延回路と、前記受信信号と前記遅延回路の出力信号を人力し共役複素乗算する複素乗算器と、この複素乗算器の出力信号を移動平均する移動平均回路と、この移動平均回路の出力信号の位相値を算出する逆正接回路と、この逆正接回路の出力信号を人力し入力信号をそのまま出力する場合とある時点の入力信号を保持して出力する場合とを切り替える制御入力端子を備えた保持回路と、この保持回路の出力信号を積分しキャリア周波数誤差による位相回転の補正值を生成する位相補正演算回路と、前記受信信号と前記位相補正演算回路の出力信号を複素乗算し受信信号のキャリア周波数誤差を補正する補正回路とを含み、前記タイミング検出手段は、前記保持回路の制御入力端子に切替制御入力を与える手段を含み、この切替制御入力を与える手段は、同期用プリアンブル信号の到来を待つ期間および同期用プリアンブル信号を受信している期間には前記保持回路に前記逆正接回路の出力信号をそのまま出力させ、同期用プリアンブル信号の受信が終了しOFDM信号を受信している期間中には前記保持回路が保持したあらかじめ定められるショートプリアンブルの受信時の前記逆正接回路の出力信号の値を出力させる手段を備えた請求項9記載の無線パケット通信用OFDM受信装置。

【請求項11】 前記タイミング検出手段の入力は前記周波数誤差補正手段の出力により与えられることを特徴とする請求項1記載の無線パケット通信用OFDM受信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は直交マルチキャリア変調を用いて無線パケット通信を行う受信機に利用する。特に、送受信機間のキャリア周波数誤差が大きい場合やマルチバス伝搬や熟雑音の存在下における受信タイミング検出技術に関する。

【0002】

【従来の技術】 直交マルチキャリア変調方式は高速の伝送情報を互いに直交条件を満たす複数のサブキャリアに分割して伝送する方式である。直交マルチキャリア変調方式はOFDM(Orthogonal Frequency Division Multiplexing)方式と呼ばれることが多く、高速(逆)フーリエ変換回路(IFT, FFT)を用いて一括復調を行うことができる。OFDM方式は各OFDMシンボルにシンボル波形を循環的に延長したガードインターバルと呼ばれる期間を設けることによりマルチバス遅延波による遅延時間がガードインターバル以下ならばシンボル間干渉を回避することができ、高速伝送時の耐マルチバス特性が非常に優れている。

【0003】 この優れた耐マルチバス特性のため、OFDM方式を適用した無線コンピュータネットワーク通信

(無線LAN)システムの実現が期待されている。コンピュータネットワーク通信では伝送信号のデータ長が不定長であり、到来タイミングが不定期なパケット信号を扱うシステムが多く、このようなパケット信号の無線伝送を行うためには受信シンボルのタイミングなどの同期処理を受信パケット毎に独立に行うバースト受信処理が必要となる。

【0004】 OFDM変調方式を用いた無線LANの技術標準としてIEEE802.11aがあり、20Mbps以上の高速伝送を実現することが可能である。

【0005】 OFDM方式のパケットの構成は図11Aに示すとく、同期用プリアンブルと、チャネル推定用プリアンブルに続いて、OFDM信号OFDM1, OFDM2, OFDM3...がもうけられる。チャネル推定用プリアンブルと各OFDM信号は、データとこれに先行するガードインターバル(G12, G1)とから構成される。ガードインターバルには、これに続くデータの後端が重複して循環的に挿入されている。同期用プリアンブルはショートプリアンブルと呼ばれる既知のデータパターンの繰り返し(例ではt1~t10の10個のショートプリアンブルの繰り返し)である。チャネル推定用プリアンブルは既知のデータパターン(T1, T2)の繰り返しとガードインターバルG12を有し、サブキャリアの復調(同期検波のためのチャネル復調)のために用いられる。各OFDM信号は伝送データの伝送のために用いられるが、少なくともひとつのOFDM信号(例えばOFDM1)は後続のOFDM信号の属性(変調方式、伝送速度、パケットの長さ等)を表示する。

【0006】 同期用プリアンブル(t1~t10)は、受信機のキャリア周波数を送信機のキャリア周波数と一致させること、及び受信機の動作タイミングを与えるために用いられる。

【0007】 本発明は同期プリアンブルの位置(t10の後端)を正確に検出する技術を提供するものである。同期用プリアンブルの検出された位置を用いて、受信機のキャリア周波数を送信機のキャリア周波数と一致させ、各OFDM信号からガードインターバルを除去した後フーリエ変換を行い、次に同期検波により各サブキャリアを復調する。

【0008】 図11Bに従来のバーストOFDM復調器の回路構成の例を示す。受信信号Rは図11Aの構成の無線パケット信号である。受信信号Rが入力される相關器301は受信信号の先頭に付加された同期用プリアンブル信号の既知パターン(ショートプリアンブル)波形を係数とする相關器であり、同期用プリアンブル信号の既知パターンが入力された場合に相關出力信号Bは大きな振幅となる。

【0009】 したがって、同期用プリアンブル受信時に相關出力信号Bは既知パターン信号の繰り返し周期で

大きな振幅値となり、その他の信号が入力された場合には相関出力信号Bの振幅値は小さい。次に相関出力信号Bはタイミング判定手段303に入力される。タイミング判定手段303は相関出力信号Bがしきい値を超えた場合にブリアンブル信号の存在を検出し、同期用ブリアンブル信号の繰り返し周期後に相関出力信号Bがしきい値より低下することにより同期用ブリアンブル信号の終了タイミングを検出して受信パケット信号のシンボルタイミング信号Dを得る。なお、受信信号R及び相関器301の出力は複素数であるので、タイミング判定回路303に入力する前に実数に変換するものとする。

【0010】従来のタイミング判定回路303は図示のごとく、相関出力Bに接続する遅延量T($=t_1 = t_2 = \dots = t_{10}$)の遅延回路37と、その出力に接続される第1のレベル判定回路39と、相関出力Bに接続する第2のレベル判定回路40と、2つのレベル判定回路の出力に結合し、第1のレベル判定回路39が相関出力が所定のしきい値より高いことを検出し第2のレベル判定回路40が相関出力が所定のしきい値より低いことを検出したときにシンボルタイミング信号Dを発生する条件判定回路43とを有する。

【0011】すなわち、上記の相関器301とタイミング判定手段303によりタイミング検出手段10Aを構成している。シンボルタイミング信号Dは周波数誤差補正手段20とガードインターバル除去回路4に入力され、周波数誤差補正手段20はシンボルタイミング信号Dにより受信信号Rの繰り返し信号である同期用ブリアンブル信号の到来時間位置を知り、繰り返し波形間の位相回転を検出することにより、送受信機間のキャリア周波数誤差を求め、キャリア周波数誤差の補正を行う。

【0012】キャリア周波数誤差補正後の受信信号である周波数誤差補正手段の出力信号Aはガードインターバル除去回路4に入力され、ガードインターバル除去回路4はシンボルタイミング信号Dにしたがい、周波数誤差補正手段の出力信号AのOFDMからガードインターバルGIを除去する操作を行う。

【0013】ガードインターバル除去回路4により得られたOFDMシンボル信号Eはフーリエ変換手段5により各サブキャリアのサブキャリアベクトル信号Fに分波される。サブキャリアベクトル信号Fは次にサブキャリア復調回路6に入力され、サブキャリア復調回路6は各サブキャリア信号の復調(同期検波)を行い、検波出力Gを得る。さらに、符号識別を行うことにより1又は2の受信データG2が得られる。

【0014】

【発明が解決しようとする課題】無線伝送の受信信号には受信増幅器により生じる熟雑音や不要波の干渉入力などの雑音や干渉信号が加わる。また、伝搬路は直接波や壁などからの反射波など複数の到来波が合成されたマルチパス伝搬路となる。OFDM方式を用いることによ

り、このようなマルチパス伝搬路においても高品質の伝送を行うことができるが、無線パケット伝送を行う場合には受信シンボルタイミング検出などの同期処理を受信パケット毎に独立に行うバースト受信処理が必要であり、OFDM方式の優れた耐マルチパス特性を活かすためにはこの同期処理を高精度に行う必要がある。また、無線パケット信号の同期処理のためのブリアンブル信号はできるだけ短いことが望ましく、短いブリアンブル信号を用いて高速に同期処理を行うことが要求される。

10 【0015】従来のバーストOFDM復調器ではシンボルタイミング検出を行うためにブリアンブル信号の受信を検出する相関器を備え、その出力信号からブリアンブル信号の存在する位置を検出するタイミング判定回路によりシンボルタイミングを検出している。しかし、雑音の大きい場合やマルチパス伝搬による遅延波が多数重畳して波形が歪んでいる場合には正確なシンボルタイミングの検出が困難であり、シンボルタイミングの不検出率や誤検出率が大きいという問題点がある。

20 【0016】又、従来は検出されたシンボルタイミングを利用して受信機のキャリア周波数誤差を補正している。従って送受信機間のキャリア周波数誤差が大きい場合には、相関器にて得られる相関出力が低下してしまい、やはりマルチパス伝搬時や雑音の大きい場合にシンボルタイミングの検出が困難である。

【0017】本発明は、このような背景に行われたものであって、送受信機間のキャリア周波数誤差が大きい場合やマルチパス伝搬や熟雑音の存在下でも受信タイミングを高精度に検出し、安定な受信処理を行うことができるOFDM受信装置を提供することを目的とする。

30 【0018】

【課題を解決するための手段】前記目的を達成するための本発明の特徴は、既知パターン波形によるショートブリアンブル信号の複数回の繰り返し信号である同期用ブリアンブル信号と、それに統いて、マルチキャリア変調したデータ信号にガードインターバルを附加した少なくともひとつのOFDM信号を有する無線パケット信号を受信し、前記同期用ブリアンブル信号を用いて送受信機間のキャリア周波数誤差を補正する周波数誤差補正手段と、前記同期用ブリアンブル信号から基準タイミングを検出するタイミング検出手段と、検出された基準タイミングを用いてOFDM信号からガードインターバルを除去するガードインターバル除去手段と、OFDM信号からガードインターバルを除去したデータ信号をフーリエ変換してサブキャリアの受信ベクトルを提供するフーリエ変換手段と、該フーリエ変換により得られるサブキャリアの受信ベクトルを復調するサブキャリア復調手段と、復調されたサブキャリアにより伝送された符号を識別する符号識別手段とを有する無線パケット通信用OFDM受信装置において、前記タイミング検出手段は、前記ショートブリアンブル信号と既知パターンとの相関値

40

40

50

をベクトル信号の形で出力する相関器と、該相関器の出力をフィルタ処理してノイズを除去すると共にスカラ信号に変換して出力する相関出力フィルタ手段と、前記ショートブリアンブル信号に対応する相関出力フィルタ手段の出力レベルを所定のレベルと比較して同期用ブリアンブル信号の終了時を示す基準タイミングを決定するタイミング判定手段とを有する無線パケット通信用O F D M受信装置にある。

【0019】好ましくは、前記相関出力フィルタ手段はインパルスレスポンス特性がショートブリアンブル波形の繰り返し周期毎に存在する複素フィルタと、その複素数出力をスカラ信号に変換するスカラ変換手段と、変換されたスカラ信号を所定時間積分するスカラフィルタとを含む。

【0020】好ましくは、前記タイミング判定手段は、前記相関器の出力信号がショートブリアンブルの繰り返し周期毎に複数回しきい値を越えることを検出する第一の手段と、該検出の後、前記繰り返し周期経過後に前記相関器の出力信号が繰り返し周期1周期前の値と比べ一定割合以上低下したことを検出する第二の手段とを有する。

【0021】好ましくは、前記周波数誤差補正手段は、ショートブリアンブル信号の受信毎に、ショートブリアンブル信号の繰り返し周期間の送受信機の間のキャリア周波数誤差補正を行う手段と、あらかじめ定められるショートブリアンブル信号に対応するキャリア周波数誤差を保持する保持手段と、同期用ブリアンブル信号の終了後O F D M信号を受信するときには前記保持手段の内容に従って周波数誤差補正を行う手段を有する。

【0022】

【発明の実施の形態】本発明の第一実施例の構成を図1を参照して説明する。

【0023】本発明によるO F D M復調器は、図1に示すように、既知パターン波形の複数回繰り返し信号である同期用ブリアンブル信号をデータ信号の変調信号に附加した無線パケット信号Rを受信し、受信機の搬送波周波数の誤差を補正する周波数誤差補正回路20と、受信信号の同期用ブリアンブル信号を検出してシンボルタイミングを決定するシンボルタイミング検出回路10と、このシンボルタイミング検出回路10により得られたシンボルタイミングDにしたがってガードインターバルを除去してO F D Mシンボル波形を抽出するガードインターバル除去回路4と、このガードインターバル除去回路4によって得られたO F D Mシンボル波形をフーリエ変換してサブキャリア毎の受信ベクトルに変換するフーリエ変換回路5と、このフーリエ変換回路5により得られたサブキャリア毎の受信ベクトルを同期検波により復調するサブキャリア復調回路6と、復調された信号の符号を識別する符号識別回路22とを有する。

【0024】シンボルタイミング検出回路10は、受信 50

信号と同期用ブリアンブル信号（ショートブリアンブル）を形成する既知パターン波形との相関値を出力する相関器1と、ブリアンブル波形受信時に既知パターン波形の繰り返し周期で出力される相関器1の出力信号を抽出する相関出力フィルタ回路2と、相関出力フィルタ回路2の出力信号を入力しブリアンブル信号の終了タイミングを検出することによりシンボルタイミングを決定するタイミング判定回路3とを備える。

【0025】相関出力フィルタ回路2は、インパルスレスポンス特性がブリアンブル波形の繰り返し周期毎に存在する複素フィルタ7と、その複素数出力をスカラ信号に変換するスカラ変換回路8と、変換されたスカラ信号を所定時間積分するスカラフィルタ9とを含む。

【0026】図1に示す受信信号Rは既知パターン波形の複数回繰り返し信号である同期用ブリアンブル信号をデータ信号の変調信号の先頭に附加した無線パケット信号（図1A）である。受信信号Rは搬送波周波数誤差の補正後、相関器1に入力される。相関器1は受信信号の先頭に附加された同期用ブリアンブル信号の既知パターン波形を係数とする相関器であり、同期用ブリアンブル信号の既知パターンが入力された場合に相関出力信号Bは大きな振幅値を得る。したがって、同期用ブリアンブル受信時には相関出力信号Bは既知パターン信号の繰り返し周期で大きな振幅値となり、その他の信号が入力された場合には相関出力信号Bの振幅値は小さい。

【0027】次に相関出力信号Bは相関出力フィルタ回路2に入力される。相関出力フィルタ回路2は同期用ブリアンブル信号受信時に相関出力信号Bとして得られる繰り返し信号を抽出し、熱雑音や干渉波などによる雑音

30 成分を低減する。信号対雑音電力比が高められた相関出力フィルタ回路2の出力信号Cはタイミング判定回路3に入力され、タイミング判定回路3は相関出力フィルタ回路2の出力信号Cがしきい値を越える場合にブリアンブル信号の存在を検出し、その後、相関出力フィルタ回路2の出力信号Cの低下を検出することによりブリアンブル信号の終了位置を判定し、シンボルタイミング信号Dを生成する。

【0028】すなわち、上記の相関器1と相関出力フィルタ回路2およびタイミング判定回路3によりシンボルタイミング検出回路10を構成している。シンボルタイミング信号Dはガードインターバル除去回路4に入力され、ガードインターバル除去回路4は受信信号Rを周波数誤差補正した信号AをO F D Mシンボル単位のO F D Mシンボル信号Eに切り出して出力する。ここで、O F D M信号は先頭のガードインターバルG1にO F D Mシンボルの循環拡張信号を附加しているが、ガードインターバル除去回路4はこのガードインターバルG1を除去する。ガードインターバル除去回路4により得られたO F D Mシンボル信号Eはフーリエ変換回路5により各サブキャリアのサブキャリアベクトル信号Fに分波され

る。サブキャリアベクトル信号Fは次にサブキャリア復調回路6に入力され、サブキャリア復調回路6は各サブキャリア信号の同期検波を行い、復調データGを得、さらに符号識別回路22により符号識別を行い識別データG2を得る。

【0029】複素フィルタ7は実数成分と虚数成分を有し、各々は例えば1次のIIRフィルタで構成される。IIRフィルタは帰還路を有し、帰還信号に遅延量Tの遅延回路11を設けることにより期間T毎の信号をフィルタ処理することができる。例えば、定数乗算器12の定数 α が0.5の場合の複素フィルタのインパルスレスポンスは図2に示すように長いレスポンスを有する。ここで、遅延量Tは同期用ブリアンブル信号（ショートブリアンブル）の繰り返し周期（ $= t_1 = t_2 = \dots = t_{10}$ ）と等しくする。このとき、同期用ブリアンブル信号受信時に周期T毎に出力される相関器出力信号は同期用ブリアンブル信号期間内で伝搬位相の変動はない見なすことができる、複素フィルタを用いて繰り返し出力される相関器出力信号を合成し、信号電力を高めることができる。一方、受信信号に加わった雑音はブリアンブル信号とは無相関であるため、フィルタを挿入することにより相関器出力信号の雑音電力を低減することができる。特に相関器出力信号に現れる雑音成分の位相は一様分布するため、複素フィルタを用いることにより高い雑音低減効果が得られる。

【0030】無線通信システムの受信信号はマルチパス伝搬による複数の到来波が合成された信号となる。OFDM変調方式を用いるシステムではOFDM方式の耐マルチパス特性を活かすため、シンボルタイミング検出回路もレベルの高いマルチパス遅延波が多数存在する伝搬路で高精度のタイミング検出を行う必要がある。マルチパス伝搬路の時間応答特性の一例を図3に示す。Reは実数部、Imは虚数部を示す。室内通信を考えた場合には、統計的に遅延時間の短い信号はレベルが大きく、遅延時間が大きくなるにつれレベルが小さくなる場合が多い。また、各遅延時間の受信レベルは複数の伝搬路の合成であることからレイリーフィルタによるモデル化が可能であり、位相は一様分布となる。

【0031】上記のようなマルチパス伝搬路により受信信号は時間的に分散したマルチパス波の合成信号となり、その信号位相は一様分布する。单一到来波のみの場合には同期用ブリアンブル信号受信時の相関器出力信号は同期用ブリアンブル信号の繰り返し周期に従いインパルス波形が繰り返す信号となるが、マルチパス伝搬路を通過した受信清濁による同期用ブリアンブル信号受信時の相関器出力信号はマルチパス伝搬路のインパルス応答が繰り返された信号となる。このように時間的に分散したブリアンブル信号の相関器出力信号を遅延分散した時間の範囲で積分することにより、相関器出力信号の信号対雑音電力比を向上することが可能である。ここで、時間的に分

散したマルチパス波形の位相は各々独立であるので、この積分操作は相関器出力複素信号をスカラ信号に変換してから行う必要がある。すなわち、スカラ変換回路8により複素フィルタ出力信号Hを相関スカラ信号Iに変換し、次に相関スカラ信号Iをスカラフィルタ9により積分処理し、相関器出力フィルタ回路出力信号Cを得てい

る。

【0032】シンボルタイミング検出回路10の動作モデルを図4に示す。図4(a)に示すように、無線パケット信号は既知パターン信号(ショートブリアンブル)の10回の繰り返しからなる同期用ブリアンブル信号を有する。同期用ブリアンブル信号の既知パターン繰り返し周期はTである。この信号が受信された場合には、相関器出力には図4(b)に示すように同期用ブリアンブル信号の既知のパターンを検出して繰り返し周期毎にインパルス状の波形が出力される。ただし、図4(b)はマルチパス遅延波が存在しない場合の図である。

【0033】次に相関器出力信号は複素フィルタ7に入力され図4(c)に示すような複素フィルタ出力信号を得る。図4(c)の複素フィルタ出力信号は図2に示したインパルス応答特性をもつ場合を示している。複素フィルタ出力信号はスカラ信号に変換後、スカラフィルタ9に入力され、図4(d)に示すスカラフィルタ出力信号を得る。図4(d)は繰り返し周期Tのほぼ半分の時間長の移動平均フィルタをスカラフィルタに用いた場合の例である。その後、スカラフィルタ出力信号は相関器出力フィルタ回路出力信号としてタイミング判定回路3に入力され、タイミング判定回路3では例えばスカラフィルタ出力信号が図4(d)に示したタイミングaでしきい値を上回った後、時間T後までのタイミングbでは値が低下することなどを判定してタイミングaをブリアンブル信号終了位置として検出し、図4(e)のシンボルタイミングを生成する。

【0034】以上のように複数回繰り返される相関出力は繰り返し周期毎の位相がそろっているので、雑音低減効果の大きい複素フィルタを用いてフィルタ処理を行い、マルチパス伝搬により生じる到来時間が分散した遅延波の信号を積分して合成するためには到来時間の位相値に相関が無いため、スカラ信号に変換後スカラフィルタによるフィルタ処理を行う。このように信号の特徴を考慮した適切なフィルタ処理を行うことによりタイミング判定に用いる相関器出力信号の信号対雑音電力比を効果的に高めることができる。

【0035】図5に相関器出力フィルタ回路2の修飾例を示す。図5に示す相関器出力フィルタ回路2は図1に示した相関器出力フィルタ回路2からスカラフィルタ9を省略した構成である。

【0036】図6に相関器出力フィルタ回路2の別の修飾例を示す。図6に示す相関器出力フィルタ回路2は図1に示した相関器出力フィルタ回路2の複素フィルタ7を省略

した構成である。図5及び図6の構成は簡易な構成であるが、従来に比べてシンボルタイミングを正確に検出することができる。

【0037】次にタイミング判定回路3について説明する。図1は同期用ブリアンブル信号の存在を同期用ブリアンブル信号の既知パターン2周期に亘り検出を行う場合の構成例である。実際には同期用ブリアンブル信号が10個存在するので、それらの最後の2個を検出することになる。相関出力フィルタの出力信号Cは遅延回路37を介してレベル判定回路40に入力され、さらに遅延回路38を介してレベル判定回路39に入力される。遅延回路37及び38の遅延量Tは同期用ブリアンブル信号の既知パターン信号（ショートブリアンブル）の繰り返し周期に等しい。したがって、レベル判定回路39には2T時間過去の相関器出力信号が入力し、レベル判定回路40にはT時間過去の相関器出力信号が入力される。すなわち、レベル判定回路39および40はそれぞれ入力信号がしきい値を越える場合にブリアンブル信号がTおよび2T時間過去に存在したことを検出する。さらに、相関出力フィルタ回路の出力信号Cは除算回路42にも入力される。除算回路42は相関出力フィルタの出力信号Cを遅延回路37の出力信号すなわちT時間過去の相関器出力信号で除算する。除算回路出力信号は次にレベル判定回路41に入力されて、レベル判定回路41は現在の相関器出力信号値がT時間過去の相関器出力信号に比べて一定割合以上低下した場合を検出する。一定割合の低下とは例えば60～80%の低下、好ましくは70%の低下をいう。レベル判定回路39、40、41の出力信号は条件判定回路43に入力され、条件判定回路43は2T時間およびT時間過去の相関器出力信号がしきい値を越えブリアンブル信号の存在を示しており、かつ現在の相関器出力信号値がT時間過去の相関器出力信号値より一定割合以上低下してブリアンブル信号の終了を示した場合を判定し、ブリアンブル終了時間位置を検出することができる。

【0038】図7にタイミング判定回路3の修飾例3Bを示す。

【0039】このタイミング判定回路3Bは、入力された相関出力フィルタ回路の出力信号が繰り返し周期毎に複数回第一のしきい値（レベル判定回路39および40）を越えることによりブリアンブル信号の存在を検出しさらに繰り返し周期経過後に前記相関器出力信号が第二のしきい値（レベル判定回路41）以下となることによりブリアンブル信号の終了タイミング位置を検出する手段としての条件判定回路43Bを含むところにある。

【0040】図7のタイミング判定回路3Bの特徴はタイミング判定回路3Bにおいてブリアンブル信号の終了位置を相関出力フィルタ回路の出力信号がしきい値以下となることにより検出する点である。図7は同期用ブリアンブル信号の存在を同期用ブリアンブル信号の既知バ

ターン2周期に亘り検出を行う場合の構成例を示す。相関出力フィルタの出力信号Cは遅延回路37を介してレベル判定回路40に入力され、さらに遅延回路38を介してレベル判定回路39に入力される。遅延回路37および38の遅延量Tは同期用ブリアンブル信号の既知パターン信号の繰り返し周期に等しい。したがって、レベル判定回路39には2T時間過去の相関器出力信号が入力し、レベル判定回路40にはT時間過去の相関器出力信号が入力される。レベル判定回路39および40はそれぞれ入力信号がしきい値を越える場合にブリアンブル信号がTおよび2T時間過去に存在したことを検出する。相関出力フィルタの出力信号はさらにレベル判定回路41に入力されて、レベル判定回路41は現在の相関出力フィルタ出力信号値がしきい値以下であり同期用ブリアンブル信号が存在しないことを検出する。

【0041】図7の実施例では除算回路が省略されるので構成が簡単となる。

【0042】図8はタイミング判定回路の別の修飾例3Cを示す。

【0043】図8の実施例では、第一の既知パターンを有する同期用ブリアンブル信号の送信に続き、第二の既知パターンを有するブリアンブル信号の送信を行うものとする。例えば図1Aの最後のショートブリアンブル110のパターンは他のショートブリアンブル11～19のパターンとは相違させて110を第二の既知パターンとしてもよく、さらに、チャネル推定用ブリアンブルを第二の既知パターンとしてもよい。第一の既知パターンと第二の既知パターンとはパターンが異なるため、これらを区別することができる。相関器32は第二の既知パターンを検出する相関器である。

【0044】このタイミング判定回路3Cは、入力された相関器出力信号が第一のブリアンブル信号の繰り返し周期毎に複数回第一のしきい値（レベル判定回路39、40、41）を越えることにより同期用ブリアンブル信号の存在を検出しさらに第一の同期用ブリアンブル信号の繰り返し周期経過後に相関器出力信号が繰り返し周期1周期前の値と比べ一定割合以上低下することと相関器2の出力信号が第二のしきい値（レベル判定回路44）を越えることにより第一のブリアンブル信号の終了タイミング位置を検出する手段としての条件判定回路43Cを含む。

【0045】相関器出力信号Cは遅延回路37を介してレベル判定回路40に入力され、さらに遅延回路38を介してレベル判定回路39に入力される。遅延回路37および38の遅延量Tは同期用ブリアンブル信号の既知パターン信号の繰り返し周期に等しい。

【0046】したがって、レベル判定回路39には2T時間過去の相関器出力信号が入力し、レベル判定回路40にはT時間過去の相関器出力信号が入力される。レベル判定回路39および40はそれぞれ入力信号がしきい

値を越える場合に同期用ブリアンブル信号がTおよび2T時間過去に存在したことを検出する。さらに、相関器出力信号Cは除算回路42にも入力される。除算回路42は相関器出力信号Cを遅延回路37の出力信号すなわちT時間過去の相関器出力信号で除算する。除算回路出力信号は次にレベル判定回路41に入力されて、レベル判定回路41は現在の相関器出力信号値がT時間過去の相関器出力信号に比べて一定割合以上低下した場合を検出する。

【0047】同時に周波数誤差補正回路20の出力信号Aは第二の相関器32に入力される。相関器32は第一のブリアンブル信号終了後に引き続き送信される第二のブリアンブル信号の既知パターンとの相関を検出する相関器である。相関器32の出力信号はレベル判定回路44に入力され、レベル判定回路44はしきい値との比較を行い第二のブリアンブル信号の到来を検出する。レベル判定回路39、40、41、44の出力信号は条件判定回路43に入力され、条件判定回路43は2T時間およびT時間過去の相関器出力信号がしきい値を越え第一のブリアンブル信号の存在を示しており、かつ現在の相関器出力信号値がT時間過去の相関器出力信号に比べて一定割合以上低下していることに加え、第一のブリアンブル信号に続く第二のブリアンブル信号の到来を検出することにより第一のブリアンブル信号の終了時間位置を検出することができる。

【0048】図9はタイミング判定回路の別の修飾例3Dを示す。

【0049】図9の実施例も図8の実施例と同様に、第一の既知パターンを有する同期用ブリアンブル信号の送信に続き、第二の既知パターンを有するブリアンブル信号の送信を行うものとする。第一の既知パターンと第二の既知パターンとはパターンが異なるため、これらを区別することができる。相関器32は第二の既知パターンを検出する相関器である。

【0050】このタイミング判定回路3Dは、入力された前記相関器出力信号が第一のブリアンブル信号の繰り返し周期毎に複数回第一のしきい値（レベル判定回路39および40）を越えることによりブリアンブル信号の存在を検出しさらに第一のブリアンブル信号の繰り返し周期経過後に前記相関器出力信号が第二のしきい値（レベル判定回路41）以下となることと相関器32の出力信号が第三のしきい値（レベル判定回路44）を越えることにより第一のブリアンブル信号の終了タイミング位置を検出する手段としての条件判定回路43Dを含む。

【0051】図9の実施例が図8の実施例と異なる点は、第一のブリアンブル信号の終了位置検出のため相関器出力信号がしきい値より低下することを用いる点である。相関器出力信号Cは遅延回路37を介してレベル判定回路40に入力され、さらに遅延回路38を介してレベル判定回路39に入力される。遅延回路37および3

8の遅延量Tはブリアンブル信号の既知パターン信号の繰り返し周期に等しい。従って、レベル判定回路39には2T時間過去の相関器出力信号が入力し、レベル判定回路40にはT時間過去の相関器出力信号が入力される。

【0052】レベル判定回路39および40はそれぞれ入力信号がしきい値を越える場合にブリアンブル信号がTおよび2T時間過去に存在したことを検出する。相関器出力信号Cはレベル判定回路41に入力されて、レベル判定回路41は現在の相関器出力信号値がしきい値以下でありブリアンブル信号が存在しないことを検出する。

【0053】同時に周波数誤差補正回路20の出力信号Aは相関器32に入力される。相関器32は第二のブリアンブル信号の既知パターンとの相関を検出する相関器である。相関器32の出力信号はレベル判定回路44に入力され、レベル判定回路44はしきい値との比較を行い第一のブリアンブル信号に続く第二のブリアンブル信号の到来を検出する。

【0054】レベル判定回路39、40、41、44の出力信号は条件判定回路43に入力され、条件判定回路43は2T時間およびT時間過去の相関器出力信号がしきい値を越え第一のブリアンブル信号の存在を示しており、かつ現在の相関器出力信号値がしきい値を下回ることを検出することにより第一のブリアンブル信号に続く第二のブリアンブル信号の到来を検出することによりブリアンブル信号の終了時間位置を検出することができる。

【0055】図9の実施例では図8の実施例における除算回路42が省略されるので回路構成が簡単となる。

【0056】図10は、図1の周波数誤差補正回路20のブロック図を示す。

【0057】周波数誤差補正手段20は、同期用ブリアンブル信号受信時には同期用ブリアンブル信号繰り返し波形周期間の送受信機間のキャリア周波数誤差補正を連続的に行いタイミング判定回路3が同期用ブリアンブル信号終了位置を検出後データ信号を受信するときにはパケット信号受信終了後まで前記同期用ブリアンブル信号によるキャリア周波数誤差検出値に基づくキャリア周波数誤差補正を引き続行う。

【0058】周波数誤差補正回路20は、図10に示すように、受信信号をショートブリアンブルの期間に等しい一定時間（T）遅延する遅延回路201と、受信信号Rと遅延回路201の出力信号を入力し共役複素乗算する複素乗算器202と、この複素乗算器202の出力信号を移動平均する移動平均回路203と、この移動平均回路203の出力信号の位相値を算出する逆正接回路204と、この逆正接回路204の出力信号を入力し入力信号をそのまま出力する場合とある時点の入力信号を保持して出力する場合と切り替える制御入力端子を備え

た保持回路205と、この保持回路205の出力信号を積分しキャリア周波数誤差による位相回転の補正值を生成する位相補正値演算回路206と、前記受信信号と位相補正値演算回路206の出力信号を複素乗算し受信信号のキャリア周波数誤差を補正する補正回路207とを含む。図1に示すタイミング判定回路3は、保持回路205の制御入力端子に切替制御入力を与えるが、このとき、同期用プリアンブル信号の到来を待つ期間またはプリアンブル信号を受信している期間には保持回路205に入力信号である逆正接回路204の出力信号をそのまま出力させ同期用プリアンブル信号の受信が終了しデータを受信している期間中には保持回路205が保持した同期用プリアンブル受信時の逆正接回路204の出力信号の値を出力させる。

【0059】図1に示す入力信号Rは、図10に示す複素乗算器202と遅延回路201および補正回路207に入力される。遅延回路201は既知パターンの繰り返し信号である同期用プリアンブル信号の繰り返し周期と等しい遅延時間を持つ。遅延回路201の出力信号2Bは複素乗算器202に入力され、複素乗算器202は入力された受信信号Rと遅延回路出力信号2Bとの共役複素乗算を行う。

【0060】複素乗算器出力信号2Cは移動平均回路203に入力され、複素乗算器202により得られたキャリア周波数誤差による位相回転ベクトルを移動平均する。移動平均回路出力信号2Dは逆正接回路204に入力され、逆正接回路204は移動平均回路出力信号2Dの複素ベクトル値を位相値に変換する。キャリア周波数誤差により生じたプリアンブル信号繰り返し信号周期間の位相回転量である逆正接回路出力信号2Eは次に保持回路205に入力される。保持回路205は入力された逆正接回路出力信号2Eをそのまま出力するか、ある時間の入力信号を保持して出力するかを切り替える制御入力端子を備える。

【0061】この制御入力端子にはタイミング判定回路3により得られた制御信号が入力され、同期用プリアンブル信号の受信を行っている場合には保持回路205は入力信号をそのまま出し、プリアンブル信号が終わりデータ信号の受信を行っている場合には同期用プリアンブル信号受信時に得られたキャリア周波数誤差検出値である逆正接回路出力信号2Eを保持して出力する。

【0062】続いて保持回路出力信号2Fは位相補正値演算回路206に入力される。位相補正値演算回路206の入力信号はキャリア周波数誤差によりプリアンブル信号の繰り返し信号周期に生じる位相回転量であるので、位相補正値演算回路206はこれを受信信号の1クロックあたりの位相回転に変換し、さらに受信信号のキャリア周波数誤差による位相回転を補正するよう逆回転の位相回転を積分操作により生成する。

【0063】位相補正値演算回路出力信号2Gは次に補

正回路207に入力され、補正回路207は入力された受信信号Rに補正回路207の出力信号に基づき位相回転を与え、受信信号Rのキャリア周波数誤差を補正して出力する。

【0064】

【発明の効果】以上説明したように、本発明によれば、同期用プリアンブル信号のタイミングを高精度に検出することにより、熱雑音などによる波形歪が大きい場合やマルチパス伝搬による波形歪が大きい場合でも高精度の

10 シンボルタイミング検出を可能とする。

【0065】さらに、キャリア周波数補正された信号から受信タイミングを検出するので、送受信機間のキャリア周波数誤差が大きい場合やマルチパス伝搬や熱雑音の存在下でも受信タイミングを高精度に検出し、安定な受信処理を行うことができる。

【図面の簡単な説明】

【図1】本発明によるバーストOFDM復調器のブロック図である。

【図2】定数乗算器の定数 α が0.5の場合の複素フィ

20 ルタのインパルスレスポンスを示す図である。

【図3】マルチパス伝搬路の時間応答特性の一例を示す図である。

【図4】シンボルタイミング検出回路の動作モデルを示す図である。

【図5】相関出力フィルタ回路2の修飾例のブロック図である。

【図6】相関出力フィルタ回路2の別の修飾例のブロック図である。

【図7】タイミング判定回路3の修飾例3Bのブロック30 図である。

【図8】タイミング判定回路3の別の修飾例3Cのブロック図である。

【図9】タイミング判定回路3の更に別の修飾例3Dのブロック図である。

【図10】周波数誤差補正回路20のブロック図である。

【図11A】OFDMパケットの構成例である。

【図11B】従来のバーストOFDM復調器のブロック図である。

【符号の説明】

1 相関器

2 相関出力フィルタ回路

3 タイミング判定回路

4 ガードインターバル除去回路

5 フーリエ変換回路

6 サブキャリア復調回路

7 複素フィルタ

8 スカラ変換回路

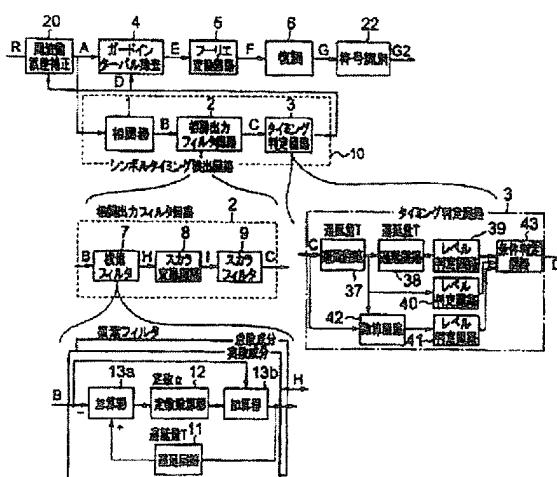
9 スカラフィルタ

10 シンボルタイミング検出回路

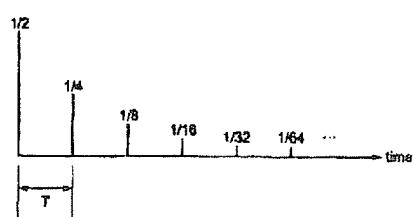
- 1 1 遅延回路
 - 1 2 定数乗算器
 - 1 3 a、1 3 b 加算器
 - 2 0 周波数誤差補正回路
 - 2 2 符号識別回路
 - 3 7、3 8 遅延回路
 - 3 9、4 0、4 1、4 4 レベル判定回路
 - 4 3 条件判定回路

- * 201 遲延回路
 - 202 複素乘算器
 - 203 移動平均回路
 - 204 逆正接回路
 - 205 保持回路
 - 206 位相補正值演算回路
 - 207 捕正回路

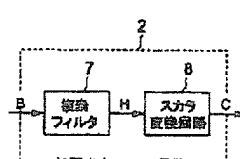
【三】



〔四三〕



১৫৫



[圖 3-1]

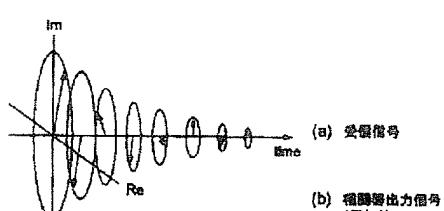
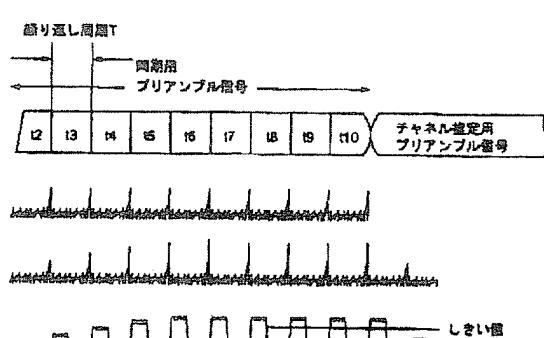
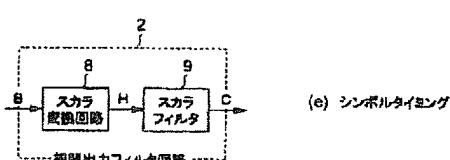


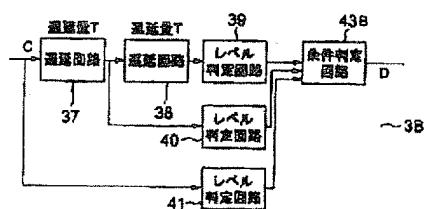
FIG. 4



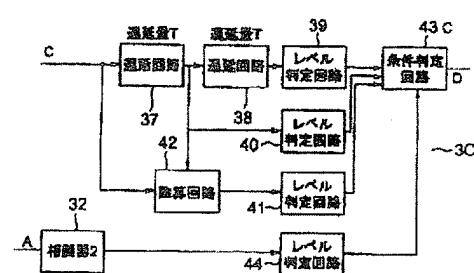
1167



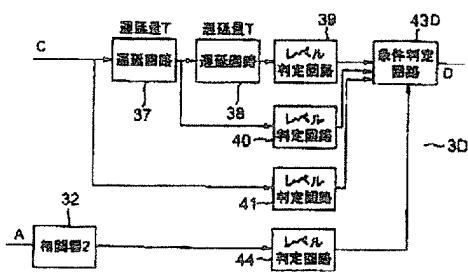
【図7】



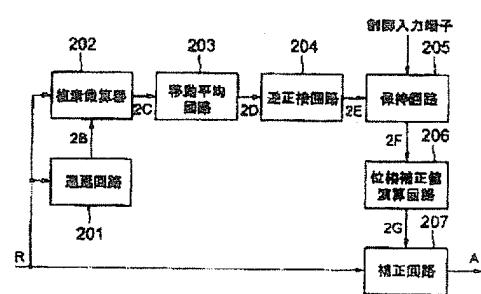
【図8】



【図9】



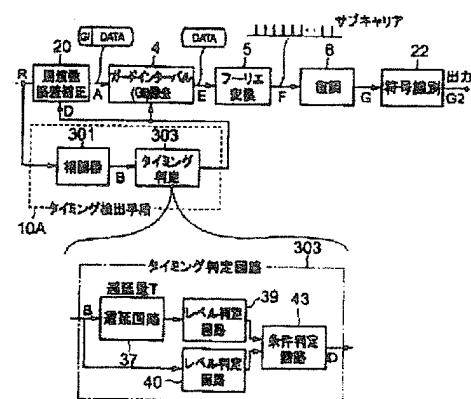
【図10】



【図11A】



【図11B】



フロントページの続き

(72)発明者 熊谷 智明

東京都千代田区内幸町一丁目1番6号日本
電信電話株式会社内

(72)発明者 守倉 正博

東京都千代田区内幸町一丁目1番6号日本
電信電話株式会社内

(12)

特開2001-136149

F ターム(参考) 5K022 DD01 DD13 DD18 DD19 DD33
DD42 DD43
5K033 AA02 AA05 CA17 CB15 DA17
DB09 DB11 DB12
5K047 AA02 AA03 BB01 CC01 HH15
HH53 MM13 MM24 MM33 MM35
MM36